

MANİSA CELAL BAYAR ÜNİVERSİTESİ

HASAN FERDİ TURGUTLU TEKNOLOJİ FAKÜLTESİ

MEKATRONİK MÜHENDİSLİĞİ BÖLÜMÜ

MANTIK DEVRELERİ DERSİ

2023-2024 EĞİTİM-ÖĞRETİM YILI

LABORATUVAR DENEY FÖYÜ

Hazırlayan Öğrenci:

Adı Soyadı :……

Numara :……

Öğretim :……

Arş. Gör. Kübra TURAL
Arş. Gör. Göksu TAŞ
Dr. Öğr. Üyesi Ali UYSAL

Mantık Devreleri dersini alan öğrencilerin dikkatine,

- Öğrenciler en fazla üç kişilik grup olarak deneyleri yapabilir.
- 7. haftada 1-10. deneyler simülasyon programı ile kurulup e-posta atılacaktır.
- Her grubun 1 deney föyü olacaktır. Deneyleri gruplar gerçekleştirecektir. Grup elemanları eşit değerlendirilmeyebilir.
- Çalışan, doğru sonuç veren deneyler "+" ile, çalışmayan yanlış sonuç veren deneyler "-" ile değerlendirilecektir. Bir başka değerlendirme gözlem ve sözlü ile yapılacaktır. Her haftanın deney ya da deneyleri kendi içinde değerlendirilecektir.
- Yapılan deneylerden alınan puanlar genel başarı notunu %20 etkileyecektir (%20 lab, %30 vize %50 final).

	7. Hafta	7. Hafta	Vize Haftası	10. Hafta	11. Hafta	12. Hafta	13. Hafta	14. Hafta	15. Hafta
Deneyler	1-10. deneyler	11,12	Lab. Yok.	13,14	15/16,17	18,19	20,21	22,23	24,25

- Laboratuvar devamsızlık hakkı 3 haftadır. Devamsızlık yapan öğrenci aynı zamanda o haftanın deneylerini yapmamış kabul edilmektedir.
- Laboratuvara girmeden, laboratuvardan sorumlu öğretim elemanından izin alınabilir. Bunun dışındaki hiçbir mazeret kabul edilmeyecektir. İzinler istemleri şahsi yapılmaktadır, bir başkasının adına izin alınmaz.

ÖNEMLİ NOT:

- Devreleri kurarken ledlerin önüne en az 330 Ohm değerinde direnç eklemeyi unutmayınız. Aksi takdirde mantık kapılarınız yanacaktır.
- Mantık kapılarının giriş bacakları boşta bırakıldığı zaman genelde mantıksal "1" olarak algılanmaktadır. Boşta bıraktığınız mantık kapısının girişi 0 olmayabilir.
- Devreyi kurmadan önce mutlaka datasheet'i en az 2 defa kontrol ediniz.

- Deneylerde kullanılacak malzeme listesi aşağıda verilmektedir. Yanlış bağlantı sonucu elektronik malzemeler yanabilmektedir. Yanan malzemelerin değiştirilerek deneylere devam edilmelidir. Bu nedenle malzemelerin fazladan veya yedekli alınması tavsiye edilmektedir.

MALZEME LİSTESİ

Sıra	Malzemenin Adı	Adet
1	7400	2
2	7402	2
3	7404	2
4	7408	2
5	7411	4
6	7432	2
7	7447	2
8	7474	4
9	7476	2
10	7486	2
11	7490	2
12	74151	2
13	74192	2
14	555	2
15	7 segment disp. ortak anot	2
16	470 ohm direnç	20
17	1M pot	1
18	15K ohm direnç	5
19	68K ohm direnç	5
20	10uF	2
21	led	30
22	Breadboard	en az 2
23	3 bacaklı veya 2 bacaklı switch (breadboarda uygun)	10
24	Krokodil kablo	6
25	Zil teli 2 farklı renk veya jumper kablo	4'er metre (zil teli için) Jumper kablo (100 adet)
26	Elektronikçi yan keski (Zil teli için)	1
27	390 ohm direnç	20
28	10K pot	1
29	100K pot	1
30	1nF	1

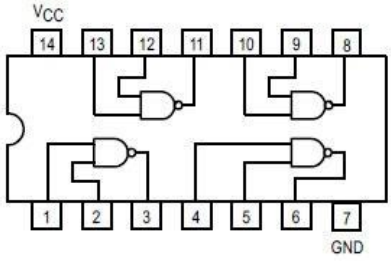
MOTOROLA

QUAD 2-INPUT NAND GATE

- ESD > 3500 Volts

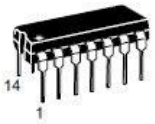
SN54/74LS00

QUAD 2-INPUT NAND GATE
LOW POWER SCHOTTKY





J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06



D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

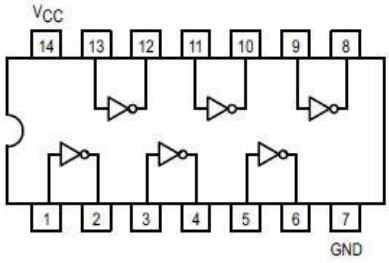
MOTOROLA

HEX INVERTER

SN54/74LS04

HEX INVERTER

LOW POWER SCHOTTKY





J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06



D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

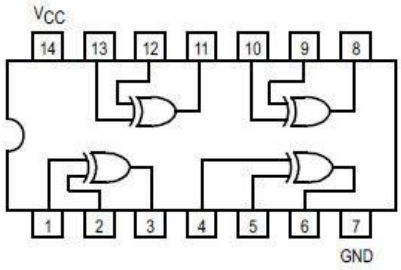
MOTOROLA

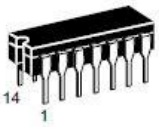
QUAD 2-INPUT EXCLUSIVE OR GATE

SN54/74LS86

QUAD 2-INPUT EXCLUSIVE OR GATE

LOW POWER SCHOTTKY





J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06



D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

TRUTH TABLE

IN		OUT
A	B	Z
L	L	L
L	H	H
H	L	H
H	H	L

GUARANTEED OPERATING RANGES

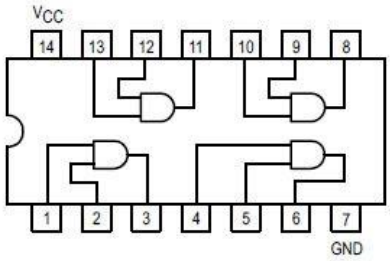
Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

MOTOROLA

QUAD 2-INPUT AND GATE

SN54/74LS08

QUAD 2-INPUT AND GATE
LOW POWER SCHOTTKY





J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06



D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

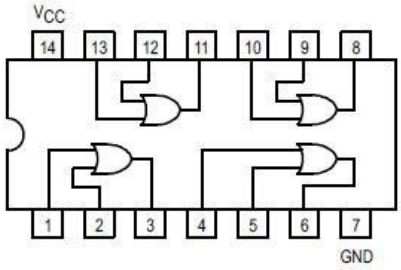
Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

MOTOROLA

QUAD 2-INPUT OR GATE

SN54/74LS32

QUAD 2-INPUT OR GATE
LOW POWER SCHOTTKY





J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06



D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

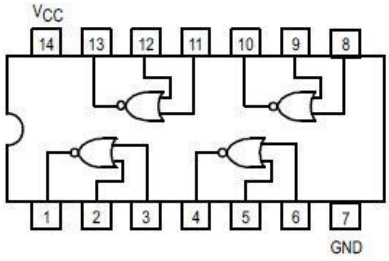
GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

MOTOROLA

QUAD 2-INPUT NOR GATE

SN54/74LS02

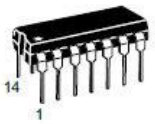


QUAD 2-INPUT NOR GATE

LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06



D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

MOTOROLA

SN54/74LS76A

DUAL JK FLIP-FLOP WITH SET AND CLEAR

The SN54/74LS76A offers individual J, K, Clock Pulse, Direct Set and Direct Clear inputs. These dual flip-flops are designed so that when the clock goes HIGH, the inputs are enabled and data will be accepted. The Logic Level of the J and K inputs will perform according to the Truth Table as long as minimum set-up times are observed. Input data is transferred to the outputs on the HIGH-to-LOW clock transitions.

DUAL JK FLIP-FLOP WITH SET AND CLEAR

LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 620-09



N SUFFIX
PLASTIC
CASE 648-08



D SUFFIX
SOIC
CASE 751B-03

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

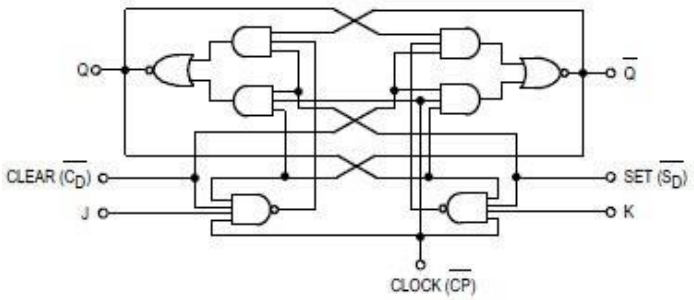
MODE SELECT — TRUTH TABLE

OPERATING MODE	INPUTS				OUTPUTS	
	S_D	C_D	J	K	Q	$\overline{Q}$
Set	L	H	X	X	H	L
Reset (Clear)	H	L	X	X	L	H
*Undetermined	L	L	X	X	H	H
Toggle	H	H	h	h	q	$\overline{q}$
Load "0" (Reset)	H	H	l	h	L	H
Load "1" (Set)	H	H	h	l	H	L
Hold	H	H	l	l	q	$\overline{q}$

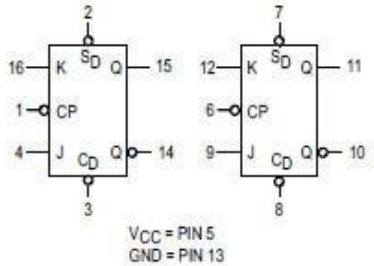
*Both outputs will be HIGH while both S_D and C_D are LOW, but the output states are unpredictable if S_D and C_D go HIGH simultaneously.

H,h = HIGH Voltage Level
L,l = LOW Voltage Level
X = Immaterial
l, h (q) = Lower case letters indicate the state of the referenced input (or output) one setup time prior to the HIGH-to-LOW clock transition

LOGIC DIAGRAM



LOGIC SYMBOL



FAIRCHILD
SEMICONDUCTOR®

www.fairchildsemi.com

LM555/NE555/SA555

Single Timer

Features

- High Current Drive Capability (200mA)
- Adjustable Duty Cycle
- Temperature Stability of 0.005%/°C
- Timing From μSec to Hours
- Turn off Time Less Than 2μSec

Applications

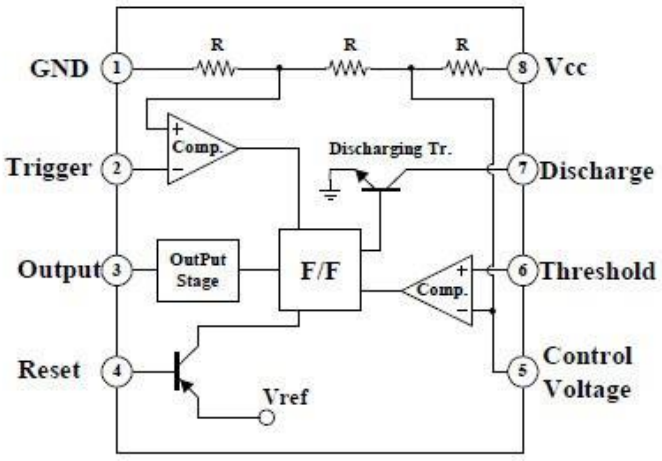
- Precision Timing
- Pulse Generation
- Time Delay Generation
- Sequential Timing

Description

The LM555/NE555/SA555 is a highly stable controller capable of producing accurate timing pulses. With monostable operation, the time delay is controlled by one external resistor and one capacitor. With astable operation, the frequency and duty cycle are accurately controlled with two external resistors and one capacitor.



Internal Block Diagram



Rev. 1.0.2

©2002 Fairchild Semiconductor Corporation

MOTOROLA

SN54/74LS151

8-INPUT MULTIPLEXER

The TTL/MSI SN54/74LS151 is a high speed 8-input Digital Multiplexer. It provides, in one package, the ability to select one bit of data from up to eight sources. The LS151 can be used as a universal function generator to generate any logic function of four variables. Both assertion and negation outputs are provided.

- Schottky Process for High Speed
- Multifunction Capability
- On-Chip Select Logic Decoding
- Fully Buffered Complementary Outputs
- Input Clamp Diodes Limit High Speed Termination Effects

8-INPUT MULTIPLEXER

LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 620-09



N SUFFIX
PLASTIC
CASE 648-08

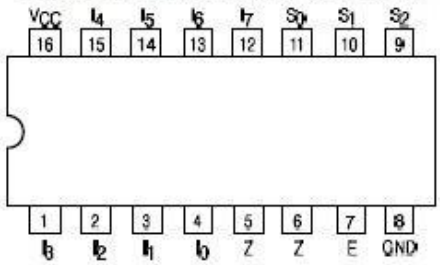


D SUFFIX
SOIC
CASE 751B-03

ORDERING INFORMATION

SN54LSXXXJ	Ceramic
SN74LSXXXN	Plastic
SN74LSXXXD	SOIC

CONNECTION DIAGRAM DIP (TOP VIEW)

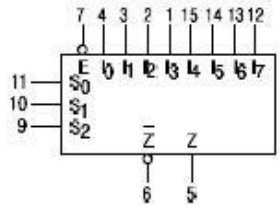


PIN NAMES

		LOADING (Note a) HIGH	LOW
$\overline{S}_0$–S_2	Select Inputs	0.5 U.L.	0.25 U.L.
$\overline{E}$	Enable (Active LOW) Input	0.5 U.L.	0.25 U.L.
I_0–I_7	Multiplexer Inputs	0.5 U.L.	0.25 U.L.
$\overline{Z}$	Multiplexer Output (Note b)	10 U.L.	5 (2.5) U.L.
Z	Complementary Multiplexer Output (Note b)	10 U.L.	5 (2.5) U.L.

NOTES:
a) 1 TTL Unit Load (U.L.) = 40 µA HIGH/1.6 mA LOW.
b) The Output LOW drive factor is 2.5 U.L. for Military (54) and 5 U.L. for Commercial (74) Temperature Ranges.

LOGIC SYMBOL



V_{CC} = PIN 16
GND = PIN 8

FAIRCHILD SEMICONDUCTOR™

August 1986
Revised March 2000

DM74LS11
Triple 3-Input AND Gate

General Description

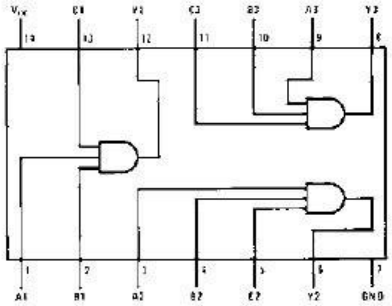
This device contains three independent gates each of which performs the logic AND function.

Ordering Code:

Order Number	Package Number	Package Description
DM74LS11M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
DM74LS11N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



Function Table

$Y = ABC$

Inputs			Output
A	B	C	Y
X	X	L	L
X	L	X	L
L	X	X	L
H	H	H	H

H = HIGH Logic Level
L = LOW Logic Level
X = Either LOW or HIGH Logic Level

© 2000 Fairchild Semiconductor Corporation

MOTOROLA

SN54/74LS74A

DUAL D-TYPE POSITIVE EDGE-TRIGGERED FLIP-FLOP

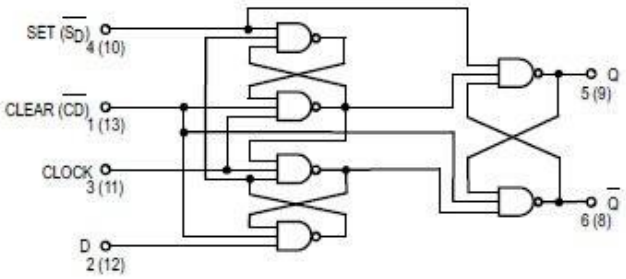
The SN54/74LS74A dual edge-triggered flip-flop utilizes Schottky TTL circuitry to produce high speed D-type flip-flops. Each flip-flop has individual clear and set inputs, and also complementary Q and Q outputs.

Information at input D is transferred to the Q output on the positive-going edge of the clock pulse. Clock triggering occurs at a voltage level of the clock pulse and is not directly related to the transition time of the positive-going pulse. When the clock input is at either the HIGH or the LOW level, the D input signal has no effect.

DUAL D-TYPE POSITIVE EDGE-TRIGGERED FLIP-FLOP

LOW POWER SCHOTTKY

LOGIC DIAGRAM (Each Flip-Flop)





J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06



D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

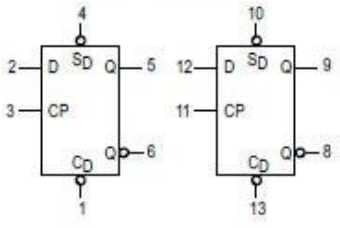
MODE SELECT — TRUTH TABLE

OPERATING MODE	INPUTS			OUTPUTS	
	S_D	S_D	D	Q	Q
Set	L	H	X	H	L
Reset (Clear)	H	L	X	L	H
*Undetermined	L	L	X	H	H
Load "1" (Set)	H	H	h	H	L
Load "0" (Reset)	H	H	l	L	H

* Both outputs will be HIGH while both S_D and C_D are LOW, but the output states are unpredictable if S_D and C_D go HIGH simultaneously. If the levels at the set and clear are near V_{IL} maximum then we cannot guarantee to meet the minimum level for V_{OH}.

H, h = HIGH Voltage Level
L, l = LOW Voltage Level
X = Don't Care
i, h (q) = Lower case letters indicate the state of the referenced input (or output) one set-up time prior to the HIGH to LOW clock transition.

LOGIC SYMBOL



V_{CC} = PIN 14
GND = PIN 7

MOTOROLA

SN54/74LS47

BCD TO 7-SEGMENT DECODER/DRIVER

BCD TO 7-SEGMENT DECODER/DRIVER

LOW POWER SCHOTTKY

The SN54/74LS47 are Low Power Schottky BCD to 7-Segment Decoder/Drivers consisting of NAND gates, input buffers and seven AND-OR-INVERT gates. They offer active LOW, high sink current outputs for driving indicators directly. Seven NAND gates and one driver are connected in pairs to make BCD data and its complement available to the seven decoding AND-OR-INVERT gates. The remaining NAND gate and three input buffers provide lamp test, blanking input/ripple-blanking output and ripple-blanking input.

The circuits accept 4-bit binary-coded-decimal (BCD) and, depending on the state of the auxiliary inputs, decodes this data to drive a 7-segment display indicator. The relative positive-logic output levels, as well as conditions required at the auxiliary inputs, are shown in the truth tables. Output configurations of the SN54/74LS47 are designed to withstand the relatively high voltages required for 7-segment indicators.

These outputs will withstand 15 V with a maximum reverse current of 250 μA. Indicator segments requiring up to 24 mA of current may be driven directly from the SN74LS47 high performance output transistors. Display patterns for BCD input counts above nine are unique symbols to authenticate input conditions.

The SN54/74LS47 incorporates automatic leading and/or trailing-edge zero-blanking control (RBI and RBO). Lamp test (LT) may be performed at any time which the BI/RBO node is a HIGH level. This device also contains an overriding blanking input (BI) which can be used to control the lamp intensity by varying the frequency and duty cycle of the BI input signal or to inhibit the outputs.

- Lamp Intensity Modulation Capability (BI/RBO)
- Open Collector Outputs
- Lamp Test Provision
- Leading/Trailing Zero Suppression
- Input Clamp Diodes Limit High-Speed Termination Effects



J SUFFIX
CERAMIC
CASE 620-09



N SUFFIX
PLASTIC
CASE 648-08

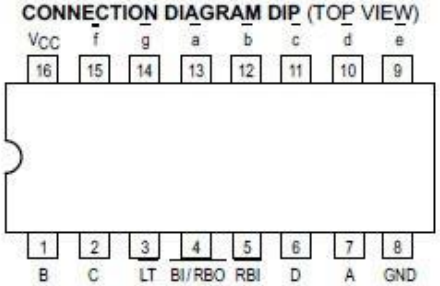


D SUFFIX
SOIC
CASE 751B-03

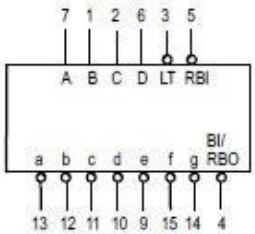
ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

CONNECTION DIAGRAM DIP (TOP VIEW)



LOGIC SYMBOL



V_{CC} = PIN 16
GND = PIN 8

PIN NAMES		LOADING (Note a) HIGH	LOW
A, B, C, D	BCD Inputs	0.5 U.L.	0.25 U.L.
RBI	Ripple-Blanking Input	0.5 U.L.	0.25 U.L.
LT	Lamp-Test Input	0.5 U.L.	0.25 U.L.
BI/RBO	Blanking Input or	0.5 U.L.	0.75 U.L.
	Ripple-Blanking Output	1.2 U.L.	2.0 U.L.
a, to g	Outputs	Open-Collector	15 (7.5) U.L.

NOTES:
a) 1 Unit Load (U.L.) = 40 μA HIGH, 1.6 mA LOW.
b) Output current measured at V_{OUT} = 0.5 V
The Output LOW drive factor is 7.5 U.L. for Military (54) and 15 U.L. for Commercial (74) Temperature Ranges.

MOTOROLA

DECADE COUNTER; DIVIDE-BY-TWELVE COUNTER; 4-BIT BINARY COUNTER

SN54/74LS90
SN54/74LS92
SN54/74LS93

DECADE COUNTER; DIVIDE-BY-TWELVE COUNTER; 4-BIT BINARY COUNTER

LOW POWER SCHOTTKY

The SN54/74LS90, SN54/74LS92 and SN54/74LS93 are high-speed 4-bit ripple type counters partitioned into two sections. Each counter has a divide-by-two section and either a divide-by-five (LS90), divide-by-six (LS92) or divide-by-eight (LS93) section which are triggered by a HIGH-to-LOW transition on the clock inputs. Each section can be used separately or tied together (Q to CP) to form BCD, bi-quinary, modulo-12, or modulo-16 counters. All of the counters have a 2-input gated Master Reset (Clear), and the LS90 also has a 2-input gated Master Set (Preset 9).

- Low Power Consumption . . . Typically 45 mW
- High Count Rates . . . Typically 42 MHz
- Choice of Counting Modes . . . BCD, Bi-Quinary, Divide-by-Twelve, Binary
- Input Clamp Diodes Limit High Speed Termination Effects

PIN NAMES		LOADING (Note a) HIGH	LOW
$\overline{CP_0}$	Clock (Active LOW going edge) Input to ÷2 Section	0.5 U.L.	1.5 U.L.
$\overline{CP_1}$	Clock (Active LOW going edge) Input to ÷5 Section (LS90), ÷6 Section (LS92)	0.5 U.L.	2.0 U.L.
$\overline{CP_1}$	Clock (Active LOW going edge) Input to ÷8 Section (LS93)	0.5 U.L.	1.0 U.L.
MR_1, MR_2	Master Reset (Clear) Inputs	0.5 U.L.	0.25 U.L.
MS_1, MS_2	Master Set (Preset-9, LS90) Inputs	0.5 U.L.	0.25 U.L.
Q_0	Output from ÷2 Section (Notes b & c)	10 U.L.	5 (2.5) U.L.
Q_1, Q_2, Q_3	Outputs from ÷5 (LS90), ÷6 (LS92), ÷8 (LS93) Sections (Note b)	10 U.L.	5 (2.5) U.L.

NOTES:
a. 1 TTL Unit Load (U.L.) = 40 µA HIGH/1.6 mA LOW.
b. The Output LOW drive factor is 2.5 U.L. for Military, (54) and 5 U.L. for commercial (74) Temperature Ranges.
c. The Q_0 Outputs are guaranteed to drive the full fan-out plus the $\overline{CP_1}$ input of the device.
d. To insure proper operation the rise (t_r) and fall time (t_f) of the clock must be less than 100 ns.



J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06



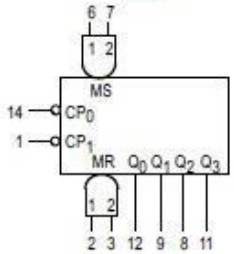
D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

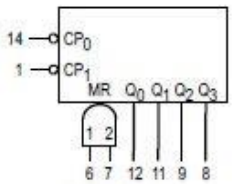
LOGIC SYMBOL

LS90



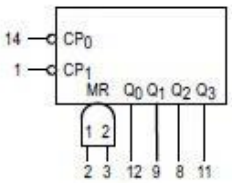
V_{CC} = PIN 5
GND = PIN 10
NC = PINS 4, 13

LS92



V_{CC} = PIN 5
GND = PIN 10
NC = PINS 2, 3, 4, 13

LS93



V_{CC} = PIN 5
GND = PIN 10
NC = PIN 4, 6, 7, 13

MOTOROLA

PRESETTABLE BCD/DECADE UP/DOWN COUNTER
PRESETTABLE 4-BIT BINARY UP/DOWN COUNTER

SN54/74LS192
SN54/74LS193

PRESETTABLE BCD/DECADE UP/DOWN COUNTER
PRESETTABLE 4-BIT BINARY UP/DOWN COUNTER
LOW POWER SCHOTTKY

The SN54/74LS192 is an UP/DOWN BCD Decade (8421) Counter and the SN54/74LS193 is an UP/DOWN MODULO-16 Binary Counter. Separate Count Up and Count Down Clocks are used and in either counting mode the circuits operate synchronously. The outputs change state synchronous with the LOW-to-HIGH transitions on the clock inputs.

Separate Terminal Count Up and Terminal Count Down outputs are provided which are used as the clocks for a subsequent stages without extra logic, thus simplifying multistage counter designs. Individual preset inputs allow the circuits to be used as programmable counters. Both the Parallel Load (PL) and the Master Reset (MR) inputs asynchronously override the clocks.

- Low Power . . . 95 mW Typical Dissipation
- High Speed . . . 40 MHz Typical Count Frequency
- Synchronous Counting
- Asynchronous Master Reset and Parallel Load
- Individual Preset Inputs
- Cascading Circuitry Internally Provided
- Input Clamp Diodes Limit High Speed Termination Effects



J SUFFIX
CERAMIC
CASE 620-09



N SUFFIX
PLASTIC
CASE 648-08

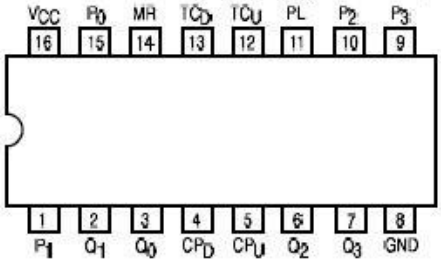


D SUFFIX
SOIC
CASE 751B-03

ORDERING INFORMATION

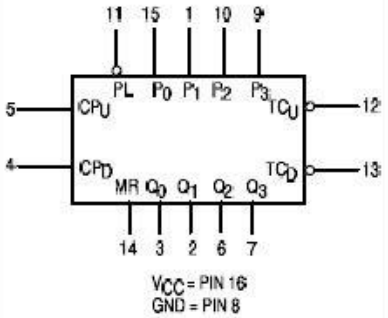
SN54LSXXXJ	Ceramic
SN74LSXXXN	Plastic
SN74LSXXXD	SOIC

CONNECTION DIAGRAM DIP (TOP VIEW)



NOTE:
The Flatpak version has the same pinouts (Connection Diagram) as the Dual In-Line Package.

LOGIC SYMBOL



PIN NAMES

		LOADING (Note a) HIGH	LOW
CP_U	Count Up Clock Pulse Input	0.5 U.L.	0.25 U.L.
CP_D	Count Down Clock Pulse Input	0.5 U.L.	0.25 U.L.
$\overline{MR}$	Asynchronous Master Reset (Clear) Input	0.5 U.L.	0.25 U.L.
$\overline{PL}$	Asynchronous Parallel Load (Active LOW) Input	0.5 U.L.	0.25 U.L.
P_n	Parallel Data Inputs	0.5 U.L.	0.25 U.L.
$\overline{Q_n}$	Flip-Flop Outputs (Note b)	10 U.L.	5 (2.5) U.L.
$\overline{TC_D}$	Terminal Count Down (Borrow) Output (Note b)	10 U.L.	5 (2.5) U.L.
TC_U	Terminal Count Up (Carry) Output (Note b)	10 U.L.	5 (2.5) U.L.

NOTES:
a. 1 TTL Unit Load (U.L.) = 40 µA HIGH/1.6 mA LOW.
b. The Output LOW drive factor is 2.5 U.L. for Military (54) and 5 U.L. for Commercial (74) Temperature Ranges.

İÇİNDEKİLER

DENEY-1 : Direnç ve Diyotlarla Yapılan ‘VE’ (AND) Kapısı 18
DENEY-2 : Direnç ve Diyotlarla Yapılan ‘VEYA’ (OR) Kapısı 19
DENEY-3 : Direnç ve Transistörlerle Yapılan ‘DEĞİL’ (NOT) Kapısı 20
DENEY-4 : ‘VE’ (AND) Kapısı (TTL Entegre) 21
DENEY-5 : ‘VEYA’ (OR) Kapısı (TTL Entegre) 22
DENEY-6 : ‘DEĞİL’ (NOT) Kapısı (TTL Entegre) 23
DENEY-7 : ‘VEDEĞİL’ (NAND) Kapısı (TTL Entegre) 24
DENEY-8 : ‘VEYADEĞİL’ (NOR) Kapısı (TTL Entegre) 25
DENEY-9 : ‘ÖZEL VEYA’ (EXOR) Kapısı (TTL Entegre) 26
DENEY-10 : ‘ÖZEL VEYADEĞİL(EXNOR) Kapısı (CMOS Entegre) 27
DENEY-11 : Yarım Toplayıcı Devresi 28
DENEY-12 : Tam Toplayıcı Devresi 29
DENEY-13 : ‘VEYADEĞİL’ Kapılarıyla RS Flip Flop Devresi 30
DENEY-14 : ‘VEDEĞİL’ Kapılarıyla D Flip Flop Devresi 31
DENEY-15 : JK Flip Flop Devresi 32
DENEY-16 : T Flip Flop Devresi 33
DENEY-17 : 555 ile Yapılan Kare Dalga Üreteci 34
DENEY-18 : Binary-Decimal Decoder Devresi 35
DENEY-19 : Multiplexer Devresi 36
DENEY-20 : Demultiplexer Devresi 37
DENEY-21 : D Flip Flop ile Sağ Kaydırmalı Kaydedici Devresi 38
DENEY-22 : 1 Bitlik Karşılaştırma Devresi 39
DENEY-23 : Gösterge Devresi 40
DENEY-24 : Onlu Sayıcı Devresi 41
DENEY-25 : Yukarı / Aşağı Sayıcı Devresi 42

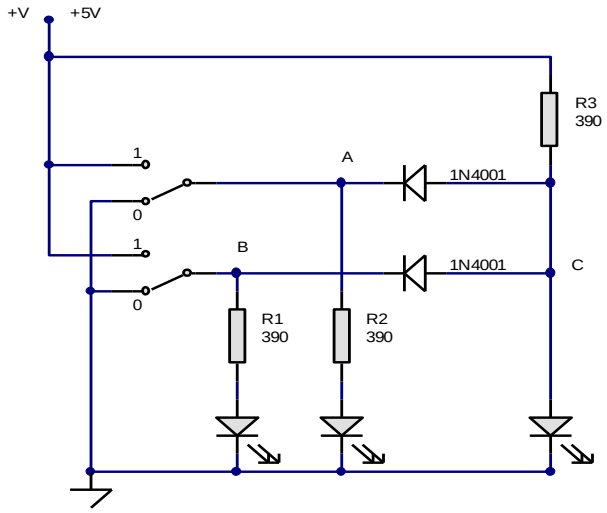
Deney No	Deney Adı	Kontrol
1	Direnç ve Diyotlarla Yapılan 'VE' (AND) Kapısı	

DENEY-1 : ***Direnç ve Diyotlarla Yapılan 'VE' (AND) Kapısı***

1. **Deneyde kullanılacak malzemeler**

Eleman	Değeri	Sayısı
Diyot	1N4001	2
Direnç	390 Ω	3
LED		3

2. **Deneyin Bağlantı Şeması**



3. **Deneyin Yapılışı**

- ✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ A ve B anahtarlarının değerlerini değiştirerek C çıkışını gözleyiniz ve aşağıdaki tabloyu doldurunuz.

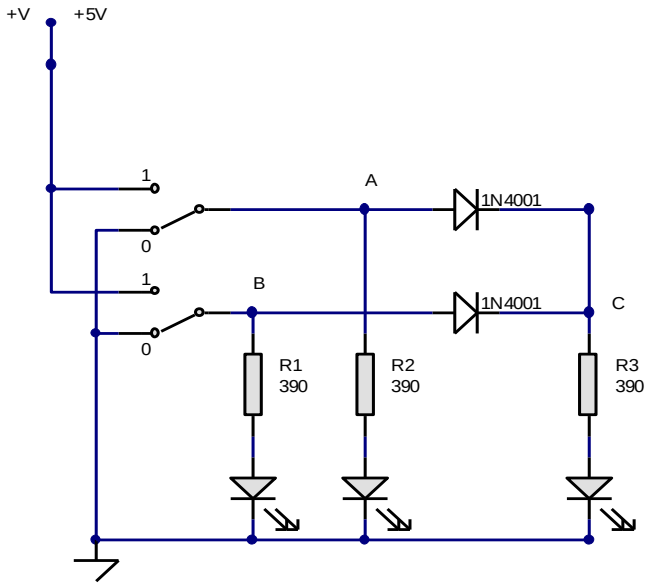
Girişler		Çıkış
A	***B***	***C***
0	0	
0	1	
1	0	
1	1	

Deney No	Deney Adı	Kontrol
2	Direnç ve Diyotlarla Yapılan 'VEYA' (OR) Kapısı	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Diyot	1N4001	2
Direnç	3900 Ω	3
LED		3

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
✓ Devreye +5V luk gerilimi uygulayınız.
✓ A ve B anahtarlarının değerlerini değiştirerek C çıkışını gözleyiniz ve Tablo 1'i doldurunuz.

Tablo 1. Girişler ve Çıkışlar

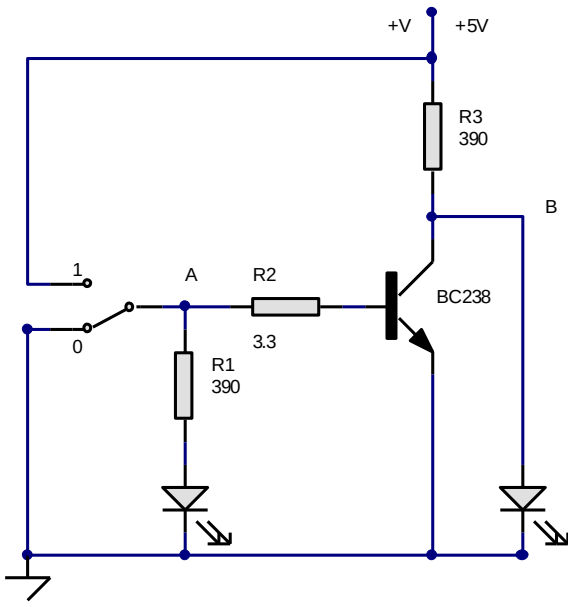
Girişler		Çıkış
A	***B***	***C***
0	0	
0	1	
1	0	
1	1	

Deney No	Deney Adı	Kontrol
3	Direnç ve Transistörlerle Yapılan 'DEĞİL' (NOT) Kapısı	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Direnç	390 Ω	2
Direnç	3.3 kΩ	1
Tranzistör	BC238	1
LED		2

2. Deneyin bağlantı şeması



3. Deneyin Yapılışı

✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
✓ Devreye +5V luk gerilimi uygulayınız.
✓ A anahtarının değerini değiştirerek B çıkışını gözleyiniz ve Tablo 1'i doldurunuz.

Tablo 1. Girişler ve Çıkışlar

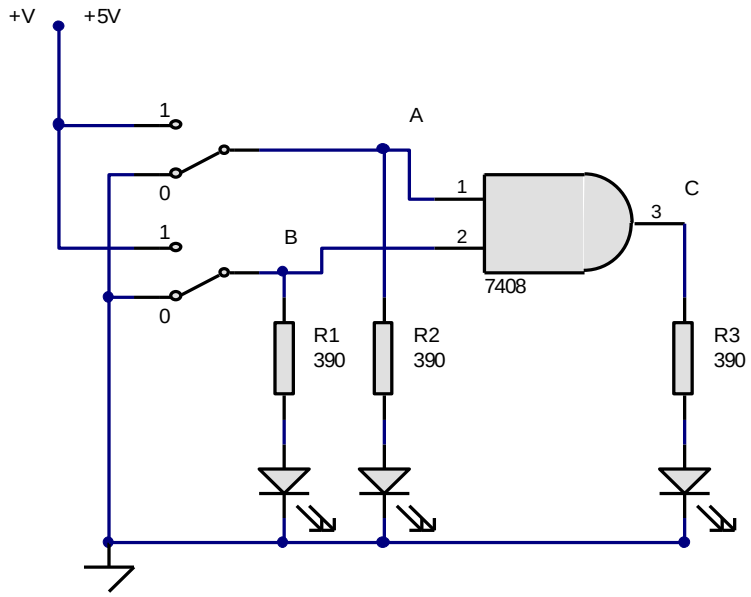
Giriş	Çıkış
A	***B***
0	
1	

Deney No	Deney Adı	Kontrol
4	'VE' (AND) Kapısı (TTL Entegre)	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7408	1
Direnç	390Ω	3
LED		3

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

- ✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
- ✓ Entegrenin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ A ve B anahtarlarının değerlerini değiştirerek C çıkışını gözleyiniz ve Tablo 1'i doldurunuz.

Tablo 1. Girişler ve Çıkışlar

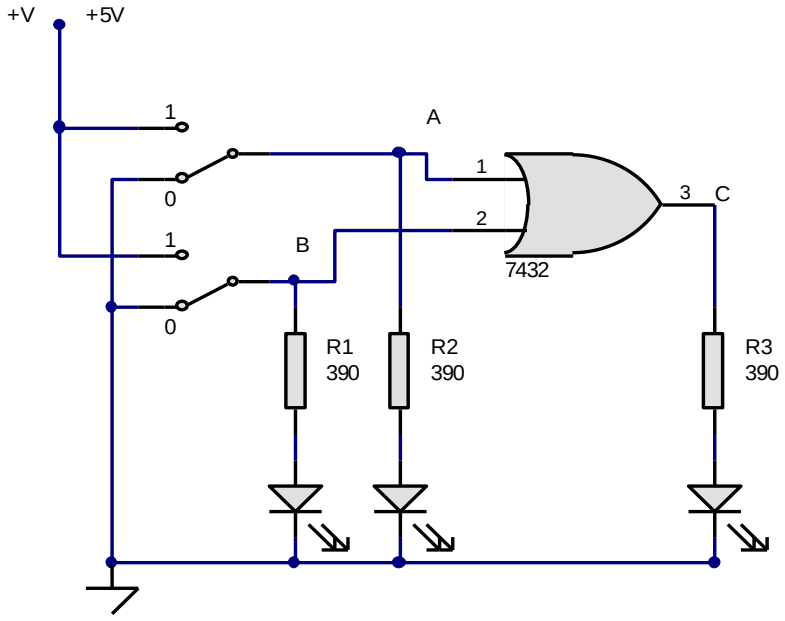
Girişler		Çıkış
A	***B***	***C***
0	0	
0	1	
1	0	
1	1	

Deney No	Deney Adı	Kontrol
5	'VEYA' (OR) Kapısı (TTL Entegre)	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7432	1
Direnç	390 Ω	3
LED		3

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
✓ Entegrenin besleme bağlantılarını yapınız.
✓ Devreye +5V luk gerilimi uygulayınız.
✓ A ve B anahtarlarının değerlerini değiştirerek C çıkışını gözleyiniz ve Tablo 1'i doldurunuz.

Tablo 1. Girişler ve Çıkışlar

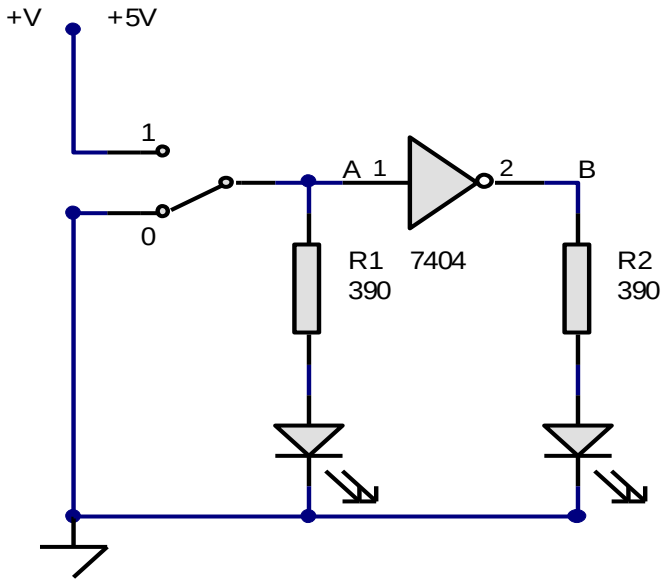
Girişler		Çıkış
A	***B***	***C***
0	0	
0	1	
1	0	
1	1	

Deney No	Deney Adı	Kontrol
6	'DEĞİL' (NOT) Kapısı (TTL Entegre)	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7404	1
Direnç	390 Ω	2
LED		2

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
✓ Entegrenin besleme bağlantılarını yapınız.
✓ Devreye +5V luk gerilimi uygulayınız.
✓ A anahtarının değerini değiştirerek B çıkışını gözleyiniz ve Tablo 1'i doldurunuz.

Tablo 1. Girişler ve Çıkışlar

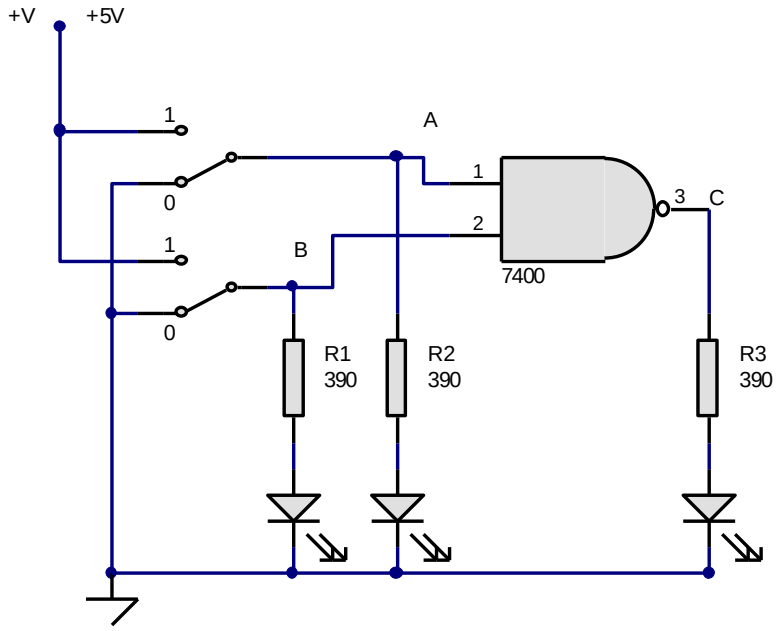
Giriş	Çıkış
A	***B***
0	
1	

Deney No	Deney Adı	Kontrol
7	'VEDEĞİL' (NAND) Kapısı (TTL Entegre)	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7400	1
Direnç	390 Ω	3
LED		3

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

- ✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
- ✓ Entegrenin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ A ve B anahtarlarının değerlerini değiştirerek C çıkışını gözleyiniz Tablo 1'i doldurunuz.

Tablo 1. Girişler ve Çıkışlar

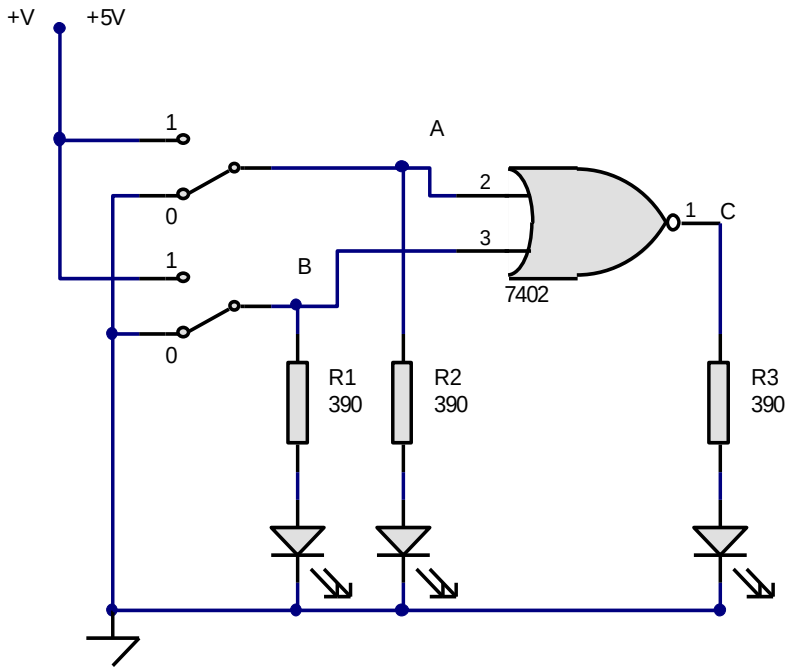
Girişler		Çıkış
A	***B***	***C***
0	0	
0	1	
1	0	
1	1	

Deney No	Deney Adı	Kontrol
8	'VEYADEĞİL' (NOR) Kapısı (TTL Entegre)	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7402	1
Direnç	390 Ω	3
LED		3

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
✓ Entegrenin besleme bağlantılarını yapınız.
✓ Devreye +5V luk gerilimi uygulayınız.
✓ A ve B anahtarlarının değerlerini değiştirerek C çıkışını gözleyiniz ve aşağıdaki tabloyu doldurunuz.

Tablo 1. Girişler ve Çıkışlar

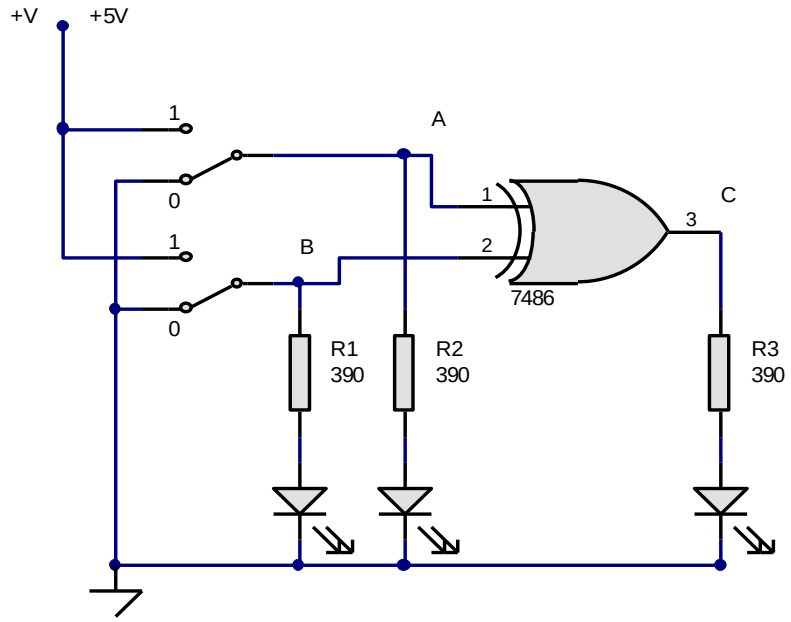
Girişler		Çıkış
A	***B***	***C***
0	0	
0	1	
1	0	
1	1	

Deney No	Deney Adı	Kontrol
9	'ÖZEL VEYA' (EXOR) Kapısı (TTL Entegre)	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7486	1
Direnç	390 Ω	3
LED		3

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
✓ Entegrenin besleme bağlantılarını yapınız.
✓ Devreye +5V luk gerilimi uygulayınız.
✓ A ve B anahtarlarının değerlerini değiştirerek C çıkışını gözleyiniz ve Tablo 1'i doldurunuz.

Tablo 1. Girişler ve Çıkışlar

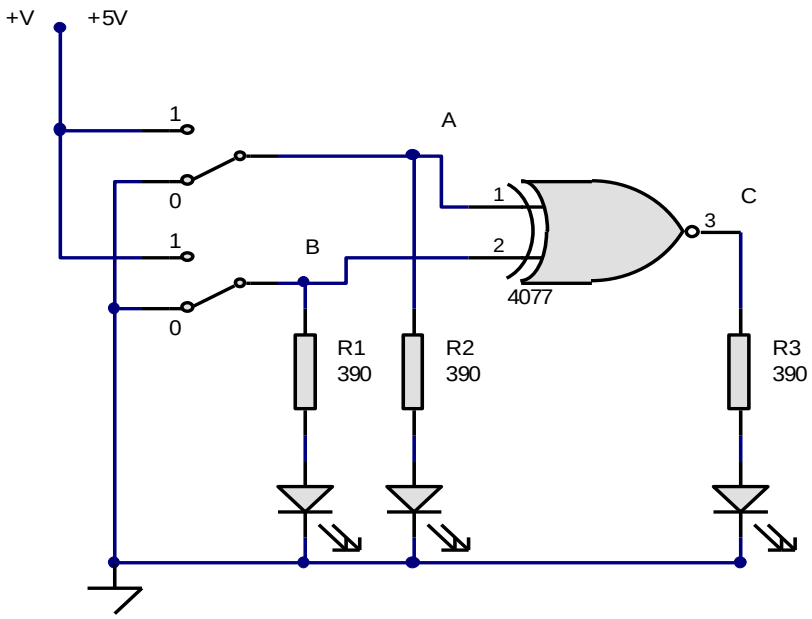
Girişler		Çıkış
A	***B***	***C***
0	0	
0	1	
1	0	
1	1	

Deney No	Deney Adı	Kontrol
10	‘ÖZEL VEYADEĞİL(EXNOR) Kapısı (CMOS Entegre)	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	4077	1
Direnç	390 Ω	3
LED		3

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
✓ Entegrenin besleme bağlantılarını yapınız.
✓ Devreye +5V luk gerilimi uygulayınız.
✓ A ve B anahtarlarının değerlerini değiştirerek C çıkışını gözleyiniz ve aşağıdaki tabloyu doldurunuz.

Tablo 1. Girişler ve Çıkışlar

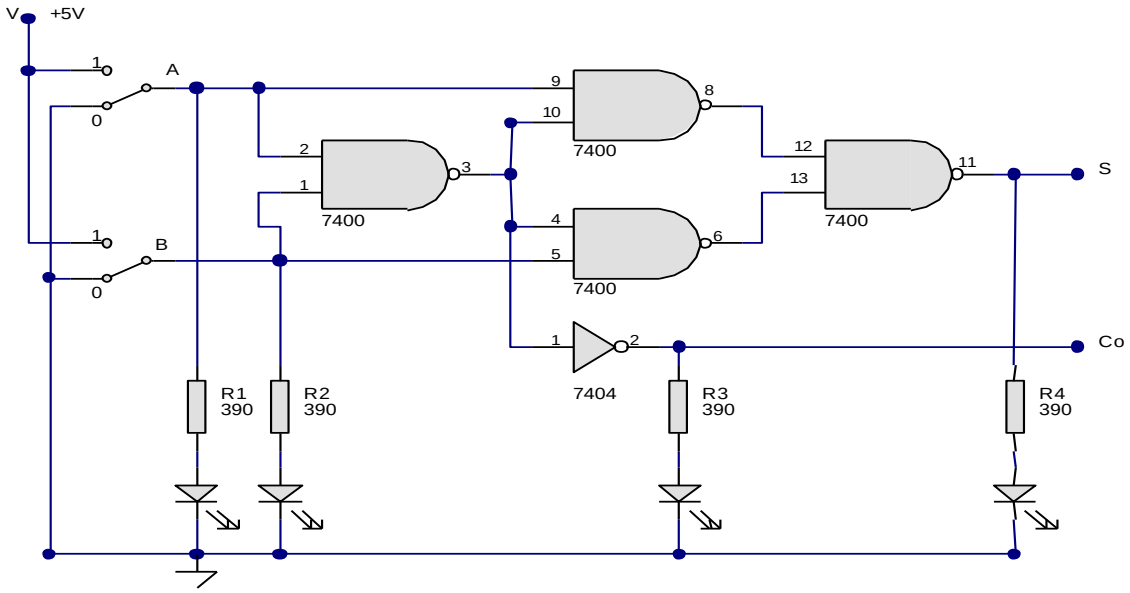
Girişler		Çıkış
A	***B***	***C***
0	0	
0	1	
1	0	
1	1	

Deney No	Deney Adı	Kontrol
11	Yarım Toplayıcı Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7400	1
Entegre	7404	1
Direnç	390 Ω	4
LED		4

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
✓ Entegrelerin besleme bağlantılarını yapınız.
✓ Devreye +5V luk gerilimi uygulayınız.
✓ A ve B anahtarlarının değerlerini değiştirerek S ve Co çıkışlarını gözleyiniz ve Tablo 1'i doldurunuz.

Tablo 1. Girişler ve Çıkışlar

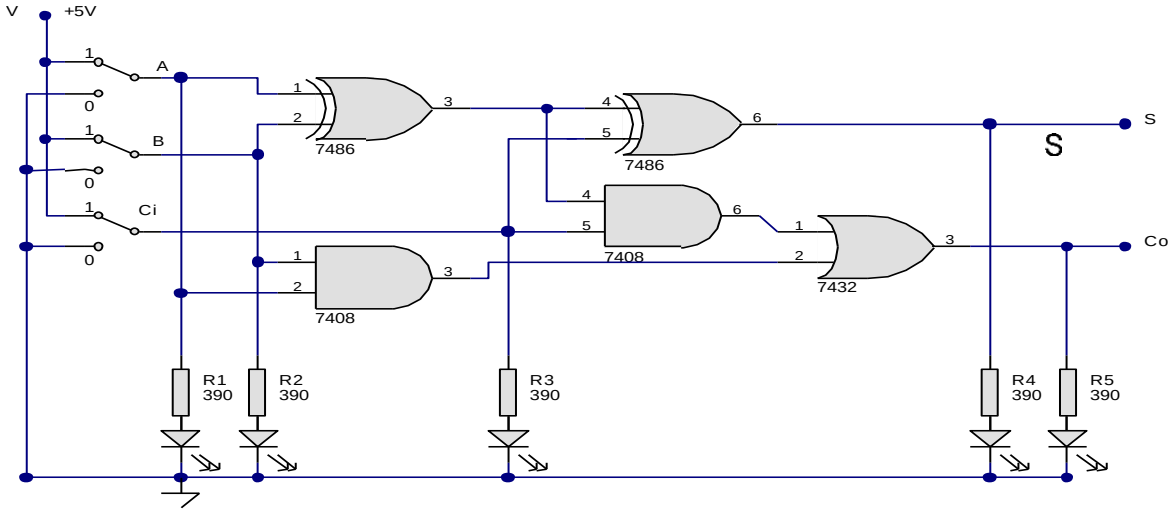
Girişler		Çıkışlar	
A	***B***	***S***	***Co***
0	0		
0	1		
1	0		
1	1		

Deney No	Deney Adı	Kontrol
12	Tam Toplayıcı Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7408	1
Entegre	7432	1
Entegre	7486	1
Direnç	390 Ω	5
LED		5

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

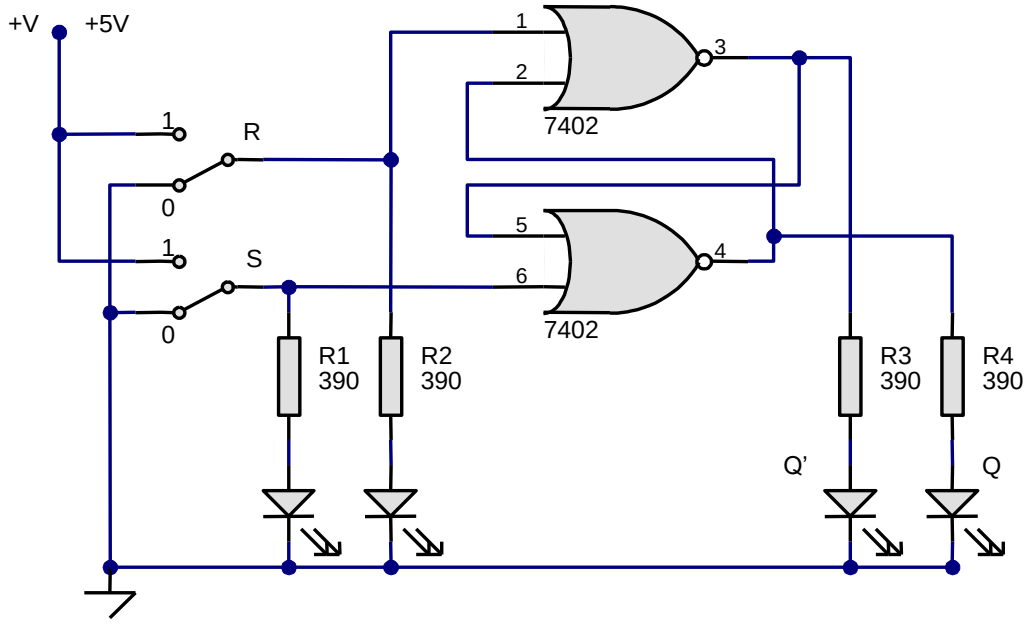
✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
✓ Entegrelerin besleme bağlantılarını yapınız.
✓ Devreye +5V luk gerilimi uygulayınız.
✓ A, B ve Ci anahtarlarının değerlerini değiştirerek S ve Co çıkışlarını gözleyiniz.

Deney No	Deney Adı	Kontrol
13	'VEYADEĞİL' Kapılarıyla RS Flip Flop Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	4001	1
Direnç	390 Ω	4
LED		4

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

- ✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
- ✓ Entegrenin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ R ve S anahtarlarının değerlerini değiştirerek Q ve Q' çıkışlarını gözleyiniz ve aşağıdaki Tablo 1'i doldurunuz.

Tablo 1. Girişler ve Çıkışlar

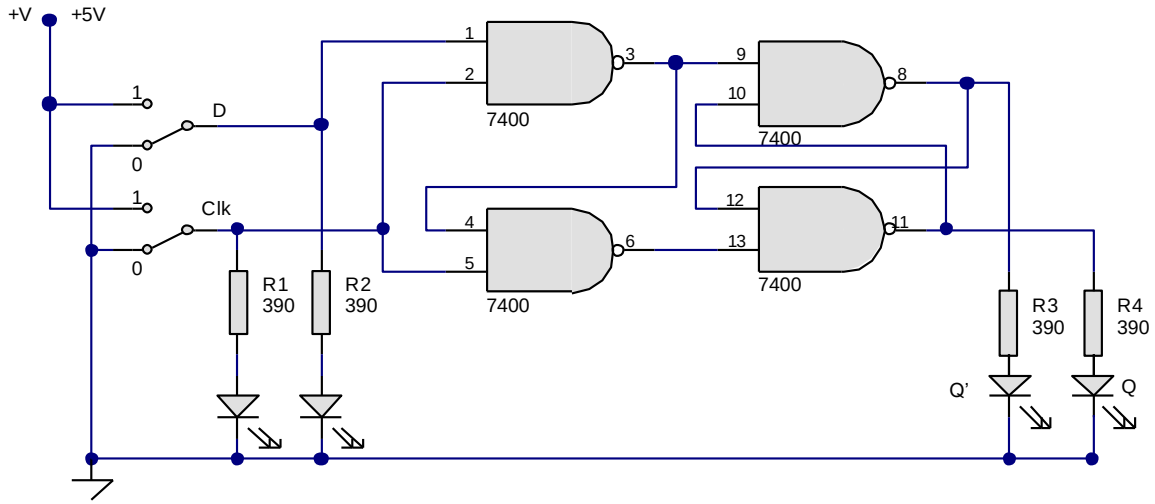
Girişler		**Çıkışlar**	
R	***S***	***Q***	***Q'***
0	1		
1	0		
0	0		
1	1		

Deney No	Deney Adı	Kontrol
14	'VEDEĞİL' Kapılarıyla D Flip Flop Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7400	1
Direnç	390 Ω	4
LED		4

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

- ✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
- ✓ Entegrenin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ D ve 'Clk' anahtarlarının değerlerini değiştirerek Q ve Q' çıkışlarını gözleyiniz ve Tablo 1'i doldurunuz.

Tablo 1. Girişler ve Çıkışlar

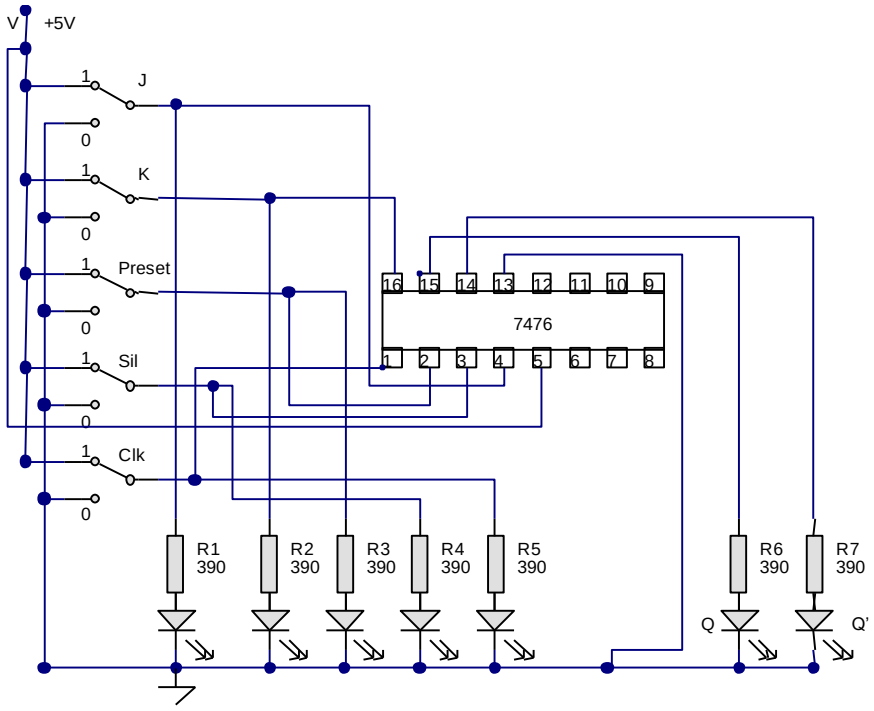
Girişler		**Çıkışlar**	
D	***'Clk'***	***Q***	***Q'***
0	0		
1	0		
0	1		
1	1		

Deney No	Deney Adı	Kontrol
15	JK Flip Flop Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7476	1
Direnç	390 Ω	7
LED		7

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

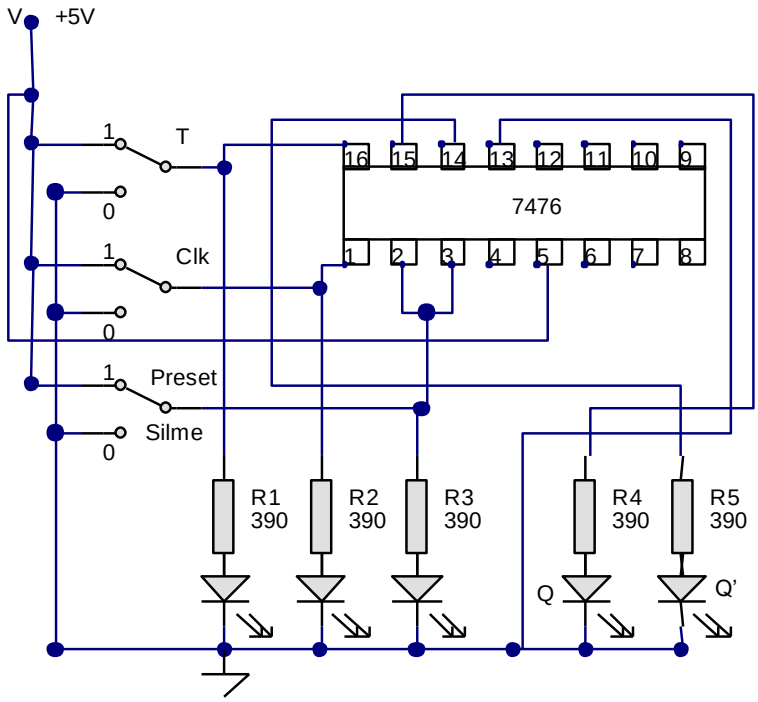
- ✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
- ✓ Entegrenin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ Anahtar konumlarını değiştirirken en son ‘Clk’ anahtarının değerini değiştiriniz.
- ✓ Anahtarlarının değerlerini değiştirerek Q ve Q’ çıkışlarını gözleyiniz.

Deney No	Deney Adı	Kontrol
16	T Flip Flop Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7476	1
Direnç	390 Ω	7
LED		7

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

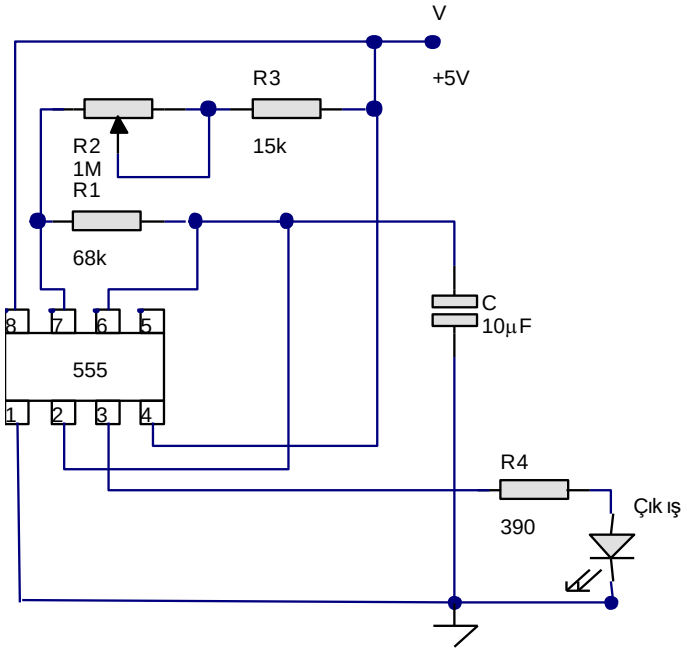
- ✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
- ✓ Entegrenin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ Anahtar konumlarını değiştirirken en son ‘Clk’ anahtarının değerini değiştiriniz.
- ✓ Anahtarlarının değerlerini değiştirerek Q ve Q’ çıkışlarını gözleyiniz.

Deney No	Deney Adı	Kontrol
17	555 ile Yapılan Kare Dalga Üreteci	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	555	1
Direnç	390 Ω	1
Direnç	6.8 kΩ	1
Direnç	15 kΩ	1
Potansiyometre	1 MΩ	1
Kondansatör	10 µF	1
LED		1

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

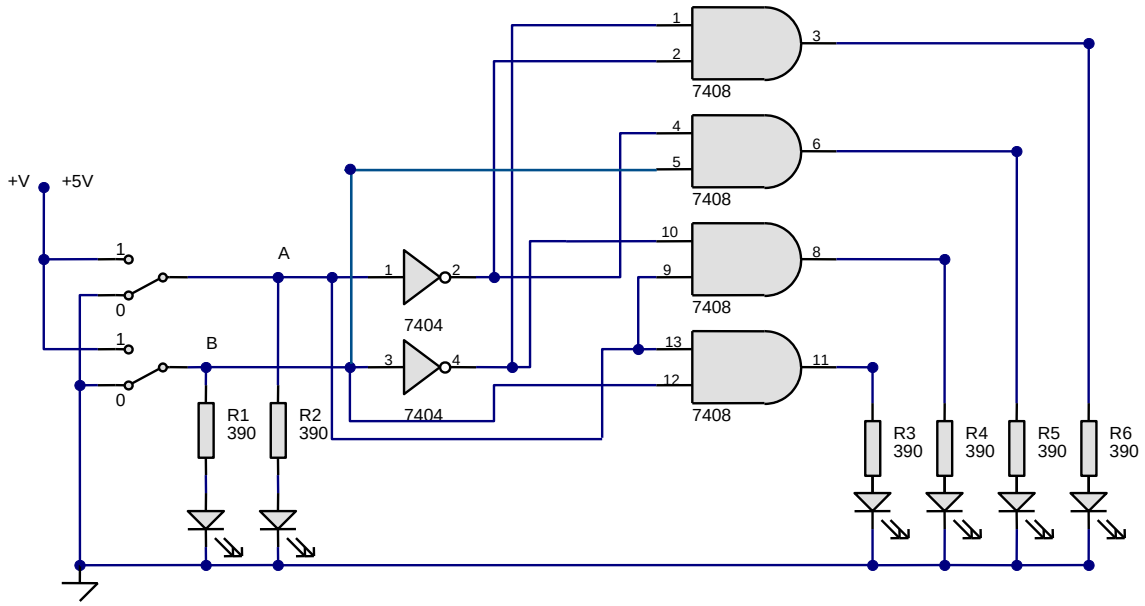
- ✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
- ✓ Entegrenin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayarak çıkışı osiloskop'tan ve LED'den gözleyiniz.
- ✓ Kondansatörün değerini 1 nF yaparak çıkış dalga şeklini gözleyiniz.

Deney No	Deney Adı	Kontrol
18	Binary-Decimal Decoder Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7404	1
Entegre	7408	1
Direnç	390 Ω	6
LED		6

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

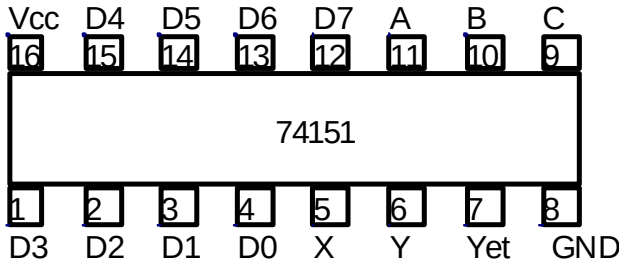
- ✓ Yukarıda bağlantı şeması gösterilen devreyi board üzerine kurunuz.
- ✓ Entegrelerin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ A ve B anahtarlarının değerlerini değiştirerek çıkışları gözleyiniz.

Deney No	Deney Adı	Kontrol
19	Multiplexer Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	74151	1
Direnç	390 Ω	14
LED		14

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

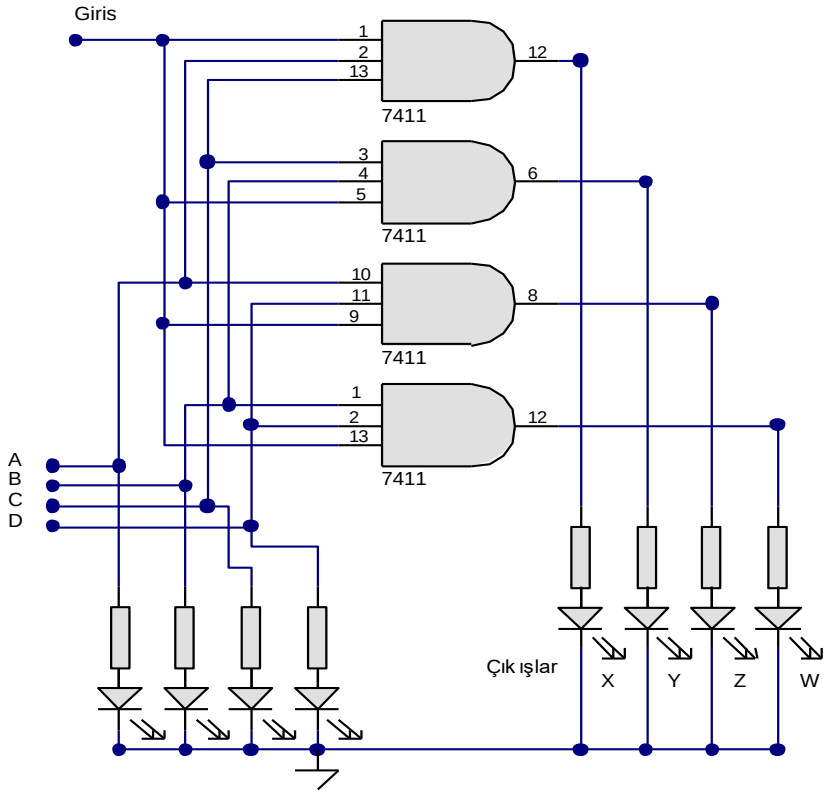
- ✓ Yukarıda bacak bağlantıları gösterilen entegrenin her bir bacağına direnç ve LED bağlayarak (sadece 8 ve 14 nolu bacaklara bağlanmayacaktır) oluşturacağınız devreyi board üzerine kurunuz.
- ✓ Entegrenin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ Yetkilendirme girişini ‘0’ konumuna getiriniz.
- ✓ A, B, C ve data girişlerini değiştirerek X ve Y çıkışlarını gözleyiniz.

Deney No	Deney Adı	Kontrol
20	Demultiplexer Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7411	2
Direnç	390 Ω	9
LED		9

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

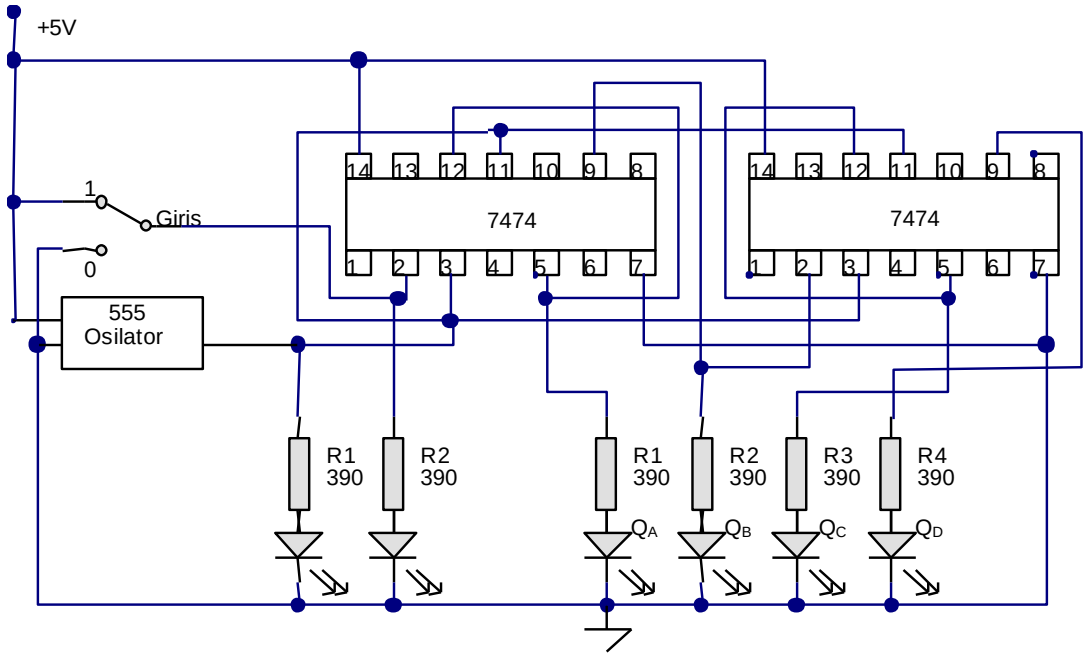
- ✓ Yukarıdaki devreyi board üzerine kurunuz.
- ✓ Entegrenin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ Girişi ‘1’ konumuna getiriniz.
- ✓ A, B, C ve D girişlerini değiştirerek X, Y, Z ve W çıkışlarını gözleyiniz.

Deney No	Deney Adı	Kontrol
21	D Flip Flop ile Sağ Kaydırmalı Kaydedici Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7474	2
Direnç	390 Ω	6
LED		6

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

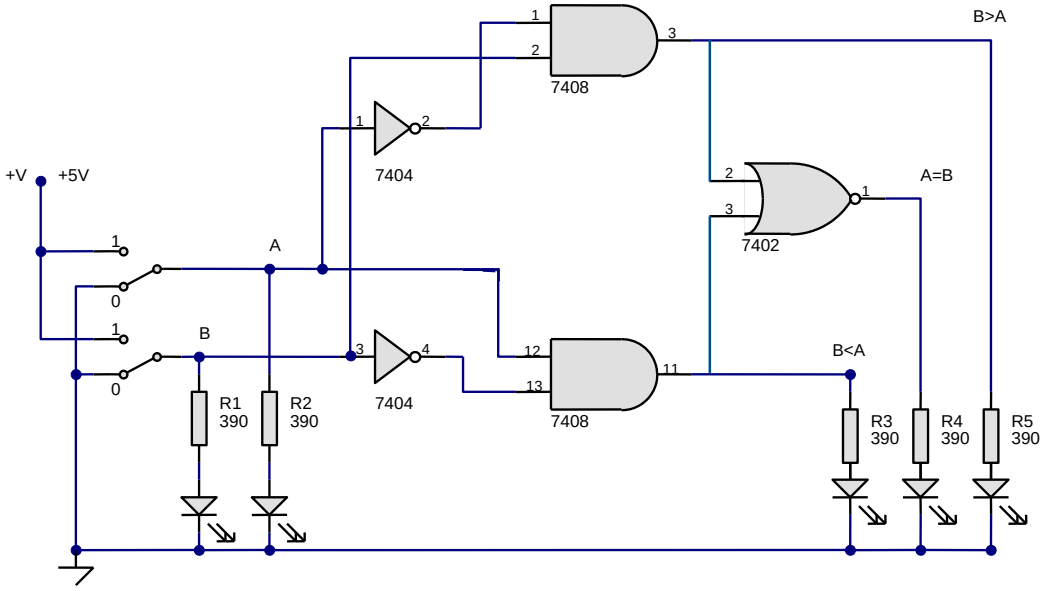
- ✓ Yukarıdaki devreyi board üzerine kurunuz.
- ✓ Entegrelerin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ Darbeler uygulayarak çıkışları gözlemleyiniz.

Deney No	Deney Adı	Kontrol
22	1 Bitlik Karşılaştırma Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7402	1
Entegre	7404	1
Entegre	7408	1
Direnç	390 Ω	5
LED		5

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

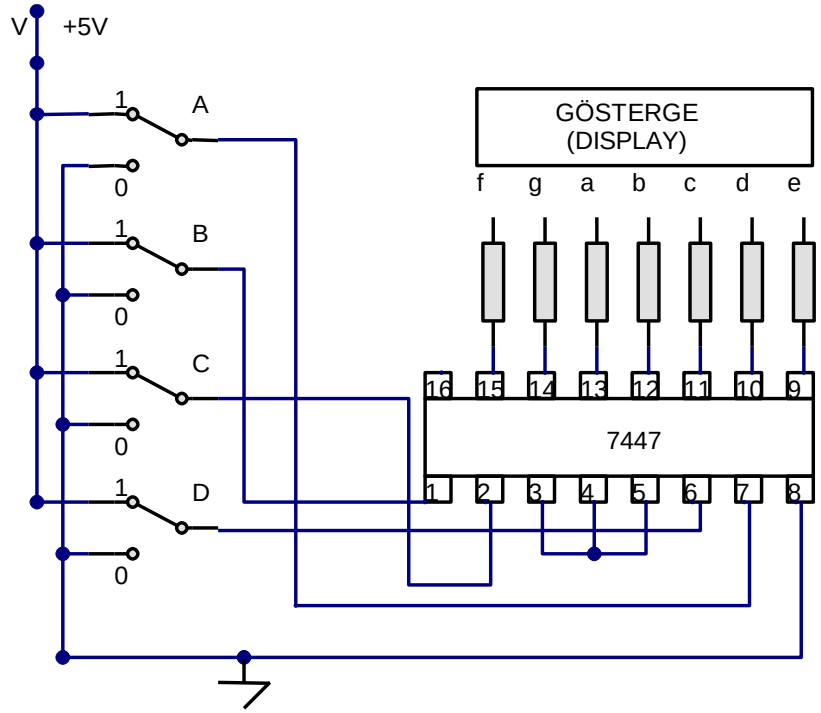
- ✓ Yukarıdaki devreyi board üzerine kurunuz.
- ✓ Entegrelerin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ A ve B giriş değerlerini değiştirerek devrenin çıkışlarını gözleyiniz.

Deney No	Deney Adı	Kontrol
23	Gösterge Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7447	1
Display	Ortak anotlu	1
Direnç	390 Ω	7

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

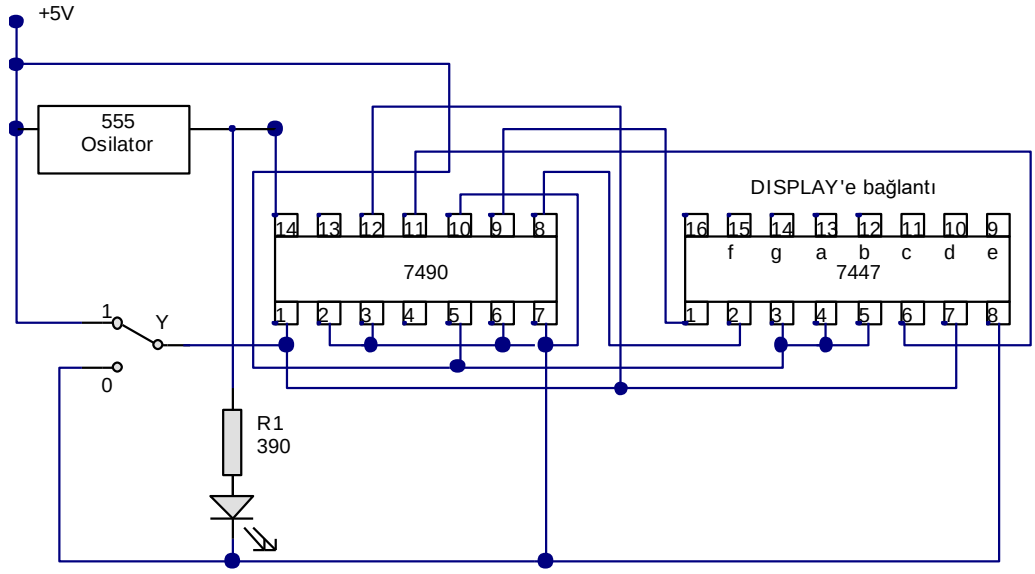
- ✓ Yukarıdaki devreyi board üzerine kurunuz.
- ✓ Entegrenin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ 4 bitlik giriş değerlerini değiştirerek displaydeki çıkışlarını gözleyiniz.

Deney No	Deney Adı	Kontrol
24	Onlu Sayıcı Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	7447	1
Entegre	7490	1
Display	Ortak anotlu	1
Direnç	390 Ω	8
LED		1

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

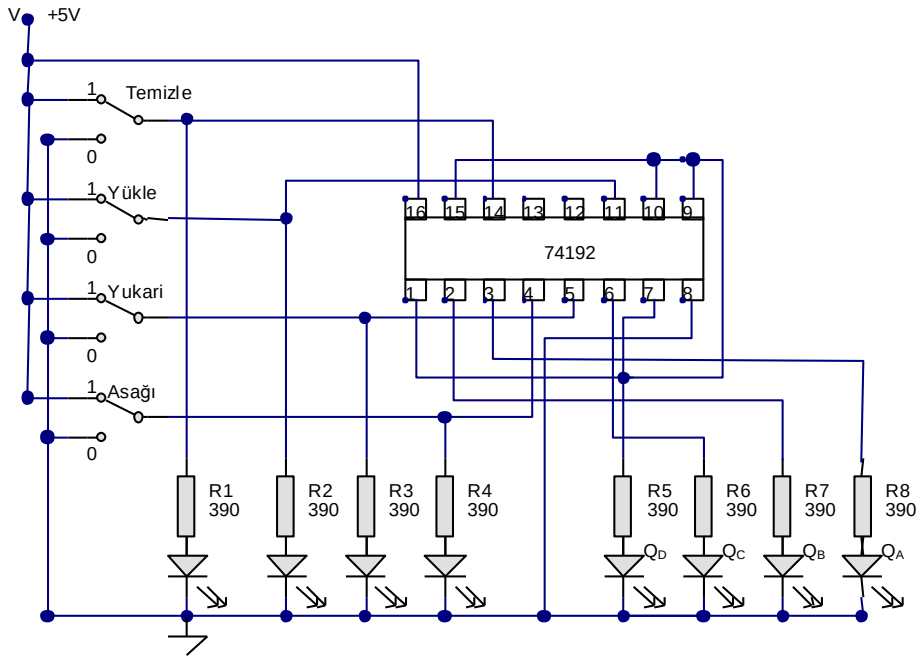
- ✓ Yukarıdaki devreyi board üzerine kurunuz.
- ✓ Entegrelerin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ Displaydeki sayma çıkışlarını gözleyiniz. Y anahtarının konumunu değiştirerek çıkışı gözleyiniz.

Deney No	Deney Adı	Kontrol
25	Yukarı / Aşağı Sayıcı Devresi	

1. Deneyde kullanılacak malzemeler

Eleman	Değeri	Sayısı
Entegre	74192	1
Direnç	390 Ω	8
LED		8

2. Deneyin Bağlantı Şeması



3. Deneyin Yapılışı

- ✓ Yukarıdaki devreyi board üzerine kurunuz.
- ✓ Entegrenin besleme bağlantılarını yapınız.
- ✓ Devreye +5V luk gerilimi uygulayınız.
- ✓ Kontrol girişlerini değiştirerek sayma çıkışlarını gözleyiniz.